ИНСТИТУТ ИНТЕЛЛЕКТУАЛЬНЫХ КИБЕРНЕТИЧЕСКИХ СИСТЕМ

КАФЕДРА КИБЕРНЕТИКИ

ОДОБРЕНО  
  
протокол № 18 / 03   
  
от « 31 » мая 2018 г.

**РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ**

МИКРОПРОЦЕССОРНЫЕ СИСТЕМЫ

|  |  |
| --- | --- |
| Направление подготовки (специальность) | 09.03.04 Программная инженерия |

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **Семестр** | **Интерактив** | **Трудоемкость, кред.** | **Общий объем курса, час.** | **Лекции, час.** | **Практич. занятия, час.** | **Лаборат. работы, час.** | **СРС, час.** | **КСР, час.** | **Форма(ы) контроля, экз./зач./КР/КП** |
| 5 |  | 3 | 108 | 16 | 16 | 16 | 52 | 8 | З КР |
| ИТОГО | 0 | 3 | 108 | 16 | 16 | 16 | 52 | 8 |  |

Группа: Б18-504, Б18-514

АННОТАЦИЯ

Дисциплина «Микропроцессорные системы» (МПС) призвана обеспечить уяснение основ функционирования компонентов МПС – микропроцессора, подсистемы памяти, контроллеров внешних устройств; организации МПС через объединения этих компонентов на магистральной основе, организации ввода-вывода, использования средств отладки МПС, методов работы с такими средствами в ходе разработки и отладки фрагментов ПО МПС, а также выработку навыков и приёмов низкоуровневого программирования.

В рамках данной дисциплины студенты слушают онлайн-курс "Проектирование процессора". Курс посвящен проектированию процессора, основного вычислительного ядра цифровых устройств. Процесс проектирования процессора рассмотрен от арифметических и логических основ до схемотехнической реализации на ПЛИС FPGA с отладкой и тестированием. Рассмотрены различные варианты построения узлов и устройств во взаимосвязи с характеристиками проектируемого процессора. Основные принципы и приемы проектирования инвариантны к технологической реализации.

1. ЦЕЛИ ОСВОЕНИЯ УЧЕБНОЙ ДИСЦИПЛИНЫ

Целями освоения учебной дисциплины «Микропроцессорные системы» являются:

Знания:

на уровне представлений: Архитектуры МПС и микроконтроллеров, типы памяти, способы организации ввода-вывода, типизация, назначение и применение средств отладки МПС.

на уровне воспроизведения: Внутренние структуры МПС и ее компонентов, протоколы взаимодействия компонентов, взаимосвязь с внешними устройствами, структуры и компоненты средств отладки.

на уровне понимания: Компромиссы распределения функций обработки данных, уровни сопряжения ядра МПС с ее окружением и асинхронизм взаимодействий на этих уровнях, логика отношений объекта и средств отладки.

Умения:

теоретические: Анализ и синтез алгоритмов при ограничениях на множество признаков результата, типизацию операндов и параметры внешних устройств.

практические: Работа с оценочным комплексом как средством отладки ПО МПС.

Навыки:

Разработки и отладки кода, реализующего необходимый алгоритм работы МПС, взаимодействующей с внешним устройством.

2. МЕСТО УЧЕБНОЙ ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО

Дисциплина «Микропроцессорные системы» (МПС) относится к вариативной части профессионального цикла и является для студента дисциплиной по выбору.

Дисциплина не требует специальной подготовки, кроме полученной слушателями в процессе изучения дисциплин профессионального модуля, предусмотренных образовательным стандартом высшего образования.

Дисциплина обеспечивает усвоение знаний архитектур МПС и микроконтроллеров, типов памяти, способов организации ввода-вывода, средств отладки МПС, а также способствует освоению навыков, необходимых для разработки и отладки низкоуровневых кодов.

3. КОМПЕТЕНЦИИ СТУДЕНТА, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ УЧЕБНОЙ ДИСЦИПЛИНЫ/ОЖИДАЕМЫЕ РЕЗУЛЬТАТЫ ОБРАЗОВАНИЯ И КОМПЕТЕНЦИИ СТУДЕНТА ПО ЗАВЕРШЕНИИ ОСВОЕНИЯ ПРОГРАММЫ УЧЕБНОЙ ДИСЦИПЛИНЫ

ОПК-1 – Способен применять естественнонаучные и общеинженерные знания, методы математического анализа и моделирования, теоретического и экспериментального исследования в профессиональной деятельности

ОПК-2 – Способен использовать современные информационные технологии и программные средства, в том числе отечественного производства, при решении задач профессиональной деятельности

ОПК-3 – Способен решать стандартные задачи профессиональной деятельности на основе информационной и библиографической культуры с применением информационно-коммуникационных технологий и с учетом основных требований информационной безопасности

ОПК-4 – Способен участвовать в разработке стандартов, норм и правил, а также технической документации, связанной с профессиональной деятельностью

ПК-2 – владением навыками использования операционных систем, сетевых технологий, средств разработки программного интерфейса, применения языков и методов формальных спецификаций, систем управления базами данных

ПК-3 – владением навыками использования различных технологий разработки программного обеспечения

ПК-8 – владением методами управления процессами разработки требований, оценки рисков, приобретения, проектирования, конструирования, тестирования, эволюции и сопровождения

Знать:

Архитектуры МПС и микроконтроллеров, типы памяти, способы организации ввода-вывода, типизация, назначение и применение средств отладки МПС.

Внутренние структуры МПС и ее компонентов, протоколы взаимодействия компонентов, взаимосвязь с внешними устройствами, структуры и компоненты средств отладки

Компромиссы распределения функций обработки данных, уровни сопряжения ядра МПС с ее окружением и асинхронизм взаимодействий на этих уровнях, логика отношений объекта и средств отладки.

Уметь:

Анализировать и синтезировать алгоритмы при ограничениях на множество признаков результата, типизацию операндов и параметры внешних устройств.

Работать с оценочным комплексом как средством отладки ПО МПС.

Владеть:

Разработкой и отладкой кода, реализующего необходимый алгоритм работы МПС, взаимодействующей с внешним устройством.

4. СТРУКТУРА И СОДЕРЖАНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **№ п.п** | **Наименование раздела учебной дисциплины** | **Недели** | **Лекции, час.** | **Практ. занятия / семинары, час.** | **Лабораторные работы, час.** | **Обязат. текущий контроль (форма\*, неделя)** | **Аттестация раздела (форма\*, неделя)** | **Максимальный балл за раздел\*\*** |
|  | *5 Семестр* |  |  |  |  |  |  |  |
| 1 | Основы организации микропроцессорных систем (Часть 1 онлайн-курса "Проектирование процессора") | 1-8 | 8 | 8 | 8 |  | КИ-8 | 15 |
| 2 | Организация ввода-вывода и средства отладки микропроцессорных систем (Часть 2 онлайн-курса "Проектирование процессора") | 9-16 | 8 | 8 | 8 | Т-16 | КИ-16 | 15 |
| 3 | Проектирование процессора | 10-16 | 0 | 0 | 0 |  | КИ-16 | 20 |
|  | *Итого за 5 Семестр* |  | 16 | 16 | 16 |  |  | 50 |
|  | **Контрольные мероприятия за 5 Семестр** |  |  |  |  |  | З КР | 50 |

\* – сокращенное наименование формы контроля

\*\* – сумма максимальных баллов должна быть равна 100 за семестр, включая зачет и (или) экзамен

Сокращение наименований форм текущего контроля и аттестации разделов:

|  |  |
| --- | --- |
| **Обозначение** | **Полное наименование** |
| Т | Тестирование |
| КИ | Контроль по итогам |
| З | Зачет |
| КР | Курсовая работа |

КАЛЕНДАРНЫЙ ПЛАН

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Недели** | **Темы занятий / Содержание** | **Лек., час.** | **Пр./сем., час.** | **Лаб., час.** |
|  | *5 Семестр* | 16 | 16 | 16 |
| **1-8** | **Основы организации микропроцессорных систем (Часть 1 онлайн-курса "Проектирование процессора")** | 8 | 8 | 8 |
| 1 - 3 | **Микропроцессорные системы (МПС)** Классификация МПС. Функциональные блоки МПС: микропроцессор, память, магистрали, контроллеры ввода-вывода, их основные функции. МикроЭВМ и микроконтроллеры. Жесткая и программируемая логика работы цифровых устройств – преимущества и недостатки. Примеры универсального и специализированного микропроцессорных комплектов, их составы, функции и возможности на уровне обобщенной структурной схемы.  онлайн-курс "Проектирование процессора"  Введение. Арифметические основы построения процессора.  Способы представления чисел. Представление чисел с фиксированной и плавающей запятой: диапазон, точность. Прямой обратный и дополнительный коды. Выполнение операций сложения и вычитания в дополнительном коде. Системы счисления. Перевод чисел, представленных в 2k-х системах счисления  Логические основы построения процессора.  Основные понятия алгебры логики. Функции алгебры логики (ФАЛ). Элементарные логические функции. Основные эквивалентности. Способы представления ФАЛ: таблица истинности, совершенные нормальные формы. Функционально-полные системы элементарных логических функций  Принципы Неймана, как теоретические основы построения процессора.  Принципы Неймана построения. Структура классического процессора. Назначение и взаимосвязь ее основных устройств (УУ, ЗУ, АЛУ). Структура классического процессора: физическое и логическое адресное пространство. Символическое и машинное представление. Команды и данные. | Всего аудиторных часов | Всего аудиторных часов | Всего аудиторных часов |
| 3 | 3 |  |
| Онлайн | Онлайн | Онлайн |
| 3 (ЭК, ВМ) | 3 (ЭК, ВМ) |  |
| 4 - 5 | **Микропроцессор (МП)** Однокристальный микропроцессор, его основные блоки, их функции. Структура МП с распределенными функциями. Сопроцессоры. Циклы и такты команд МП. Примеры МП универсального и специализированного микропроцессорных комплектов, структуры таких МП, блоки, их функции. | Всего аудиторных часов | Всего аудиторных часов | Всего аудиторных часов |
| 2 | 2 | 4 |
| Онлайн | Онлайн | Онлайн |
| 2 (ЭК, ВМ) | 2 (ЭК, ВМ) | 4 (ЭК, ВМ) |
| 6 - 8 | **Подсистема памяти МПС** Определения, характеристики запоминающих устройств (ЗУ). Временные соотношения. Структура ЗУ с произвольным доступом. Примеры организации БИС ЗУ. Пример структуры модуля ОЗУ. Запоминающие элементы (ЗЭ) оперативных ЗУ с произвольным доступом. Статический и динамический ЗЭ, преимущества и недостатки. Регенерация - структурная схема, временные затраты. Типы постоянных и программируемых ЗУ. Надежность ЗУ. | Всего аудиторных часов | Всего аудиторных часов | Всего аудиторных часов |
| 3 | 3 | 4 |
| Онлайн | Онлайн | Онлайн |
| 3 (ЭК, ВМ) | 3 (ЭК, ВМ) | 4 (ЭК, ВМ) |
| **9-16** | **Организация ввода-вывода и средства отладки микропроцессорных систем (Часть 2 онлайн-курса "Проектирование процессора")** | 8 | 8 | 8 |
| 9 | **Прерывания и прямой доступ** Организация прерываний в микро ЭВМ. Прерывания с программным опросом. Прерывания с использованием векторов, формирование вектора прерывания в КВУ. Схемная реализация приоритетов ВУ. Организация прямого доступа к памяти (ПДП). Потребности в режиме ПДП. Способы совместного с МП использования контроллером ПДП магистралей МПС. Реализация приоритетов. Пример контроллера ПДП. | Всего аудиторных часов | Всего аудиторных часов | Всего аудиторных часов |
| 1 | 1 | 1 |
| Онлайн | Онлайн | Онлайн |
| 1 (ЭК, ВМ) | 1 (ЭК, ВМ) |  |
| 10 | **Средства отладки МПС** Уровни представления МПС. Ошибки, неисправности, дефекты. Функции средств отладки. МПС как объект отладки. Основные этапы создания МПС. Автономная и комплексная отладки аппаратуры, ПО и МПС. Логические и сигнатурные анализаторы, генераторы слов, их характеристики. | Всего аудиторных часов | Всего аудиторных часов | Всего аудиторных часов |
| 1 | 1 | 1 |
| Онлайн | Онлайн | Онлайн |
| 1 (ЭК, АМ) | 1 (ЭК, ВМ) | 1 (ЭК, АМ) |
| 11 | **Комплексные средства отладки** Комплексы диагностирования. Оценочные комплексы. Отладочные комплексы. Комплексы развития – основные блоки, ПО. Принципы построения эмуляторов МП. Противоречия между потребностями проектирования и этими принципами. | Всего аудиторных часов | Всего аудиторных часов | Всего аудиторных часов |
| 1 | 1 | 1 |
| Онлайн | Онлайн | Онлайн |
| 1 (ЭК, ВМ) | 1 (ЭК, ВМ) | 1 (ЭК, ВМ) |
| 12 | **Внутрисхемная эмуляция и комплексы средств отладки (КСО)** Внутрисхемная эмуляция и комплексы средств отладки (КСО)  онлайн-курс "Проектирование процессора" - Реализация на ПЛИС. Особенности САПР Xlinx Foundation, ПЛИС Spartan. Технология проектирования схемотехнической реализации в среде САПР. Реализация процессора на базе ПЛИС FPGA Spartan. | Всего аудиторных часов | Всего аудиторных часов | Всего аудиторных часов |
| 1 | 1 | 1 |
| Онлайн | Онлайн | Онлайн |
| 1 (ЭК, АМ) | 1 (ЭК, ВМ) | 1 (ЭК, АМ) |
| 13 - 14 | **Организация ввода-вывода** Два уровня сопряжения внешних устройств (ВУ) с МП и памятью. Способы организации обмена с ВУ. Простейший набор сигналов для программно-управляемого асинхронного обмена. Временные диаграммы ввода и вывода. Множественность регистров контроллеров ВУ. Примеры магистралей при организации обмена по спецкомандам и по аналогии с обращением к памяти. | Всего аудиторных часов | Всего аудиторных часов | Всего аудиторных часов |
| 2 | 2 | 2 |
| Онлайн | Онлайн | Онлайн |
| 2 (ЭК, АМ) | 1 (ЭК, ВМ) | 1 (ЭК, АМ) |
| 15 - 16 | **Контроллеры ВУ (КВУ)** Блок-схема типичного КВУ, ведущего асинхронный программно-управляемый обмен. Параллельная передача данных. Контроллеры параллельного ввода и вывода: блок-схемы, взаимодействие с ВУ и магистралями. Основные характеристики. Последовательная передача данных. Синхронный и асинхронный режимы. Контроллеры последовательного ввода и вывода: блок-схемы, взаимодействия с ВУ и магистралями. | Всего аудиторных часов | Всего аудиторных часов | Всего аудиторных часов |
| 2 | 2 | 2 |
| Онлайн | Онлайн | Онлайн |
| 2 (ЭК, ВМ) | 1 (ЭК, АМ) | 2 (ЭК, ВМ) |
| **10-16** | **Проектирование процессора** | 0 | 0 | 0 |
| 10 - 16 | **Проектирование процессора** Он-лайн курс "Проектирование процессора" | Всего аудиторных часов | Всего аудиторных часов | Всего аудиторных часов |
|  |  |  |
| Онлайн | Онлайн | Онлайн |
|  |  |  |

Сокращенные наименования онлайн опций:

|  |  |
| --- | --- |
| **Обозначение** | **Полное наименование** |
| ЭК | Электронный курс |
| ПМ | Полнотекстовый материал |
| ПЛ | Полнотекстовые лекции |
| ВМ | Видео-материалы |
| АМ | Аудио-материалы |
| Прз | Презентации |
| Т | Тесты |
| ЭСМ | Электронные справочные материалы |
| ИС | Интерактивный сайт |

ТЕМЫ ЛАБОРАТОРНЫХ РАБОТ

|  |  |
| --- | --- |
| **Недели** | **Темы занятий / Содержание** |
|  | *5 Семестр* |
| 4 - 5 | **Монитор КПУ МС2702** Монитор КПУ МС2702 |
| 6 - 8 | **Разработка и отладка алгоритмической и программной реализации вычислительного ядра задачи управления** Разработка и отладка алгоритмической и программной реализации вычислительного ядра задачи управления |
| 10 - 11 | **Разработка и отладка драйверов ввода-вывода** Разработка и отладка драйверов ввода-вывода |
| 13 - 16 | **Комплексная отладка ПО задачи управления** Комплексная отладка ПО задачи управления |

5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

1. Лекционные занятия:

• учебные пособия и раздаточные материалы;

• лекционная аудитория;

2. Лабораторные занятия:

Каждый студент обеспечивается в лаборатории рабочим местом, на котором установлены:

• Персональный IBM-PC совместимый компьютер, оборудованный COM-портом, с установленным необходимым программным обеспечением.

• Аппаратный лабораторный комплекс КПУ Электроника МС 2721.

• Блок питания лабораторных комплексов.

6. ТРЕБОВАНИЯ К ФОНДУ ОЦЕНОЧНЫХ СРЕДСТВ В РАМКАХ РЕАЛИЗУЕМОЙ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ

В качестве оценочного средства используется 100 бальная семестровая система, учитывающая посещаемость занятий и активность (выполнение контрольной работы и лабораторных работ), Каждый раздел проходит аттестацию.

Итоговый балл за раздел (КИ) формируется следующим образом:

посещаемость лекций (еженедельно)

не менее 75% +4 балла

не менее 50% +2 балл

менее 50% +1 балл

посещаемость семинарских занятий (через неделю)

не менее 75% +4 балла

не менее 50% +2 балл

менее 50% +1 балл

посещаемость лабораторных занятий (через неделю)

не менее 75% +4 балла

не менее 50% +2 балл

менее 50% +1 балл

КИ8 – полусеместровый контроль по первому разделу. Проводится в виде контрольной работы (продолжительность – 2 а/час).

Выполнено не менее 90% +13 баллов

Выполнено от 70-до 89% +10 баллов

Выполнено от 40-до 69% +6 балла

Менее 39% +2 балла

КИ16 – итоговый контроль по второму разделу. Проводится в виде контрольной работы (продолжительность – 2 а/час).

Выполнено не менее 90% +13 баллов

Выполнено от 70-до 89% +10 баллов

Выполнено от 40-до 69% +6 балла

Менее 39% +2 балла

Зачет проводится в контрольно-тестовой форме:

Выполнено не менее 95% +50 баллов

Выполнено от 75-до 94% +35 баллов

Выполнено от 50-до 74% +25 баллов

Менее 50% +0 баллов

Самостоятельная работа студента включает:

Подготовка к семинарским занятиям

Подготовка к лабораторной работе

Подготовка к зачету

7. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ

ОСНОВНАЯ ЛИТЕРАТУРА:

1. ЭИ O-99 Introduction to the History of Computing : A Computing History Primer, Cham: Springer International Publishing, 2016

2. ЭИ M94 Multicore Processors and Systems : , Boston, MA: Springer US,, 2009

3. ЭИ С 50 Основы микроэлектроники и микропроцессорной техники : учебное пособие, Санкт-Петербург: Лань, 2013

4. 004 А19 Основы современной информатики : учебное пособие для вузов, Г. П. Аверьянов, А. С. Рошаль, Москва: МИФИ, 2007

ДОПОЛНИТЕЛЬНАЯ ЛИТЕРАТУРА:

1. 004 Н73 Основы микропроцессорной техники : учебное пособие, Москва: Интернет-Университет информационных технологий, 2012

2. 621.38 Б40 Цифровые устройства и микропроцессоры : учебное пособие, Д. А. Безуглов, И. В. Калиенко, Ростов-на-Дону: Феникс, 2008

ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ:

Специальное программное обеспечение не требуется

LMS И ИНТЕРНЕТ-РЕСУРСЫ:

1. Национальная платформа открытого образования (https://openedu.ru/university/mephi)

8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ

Специальное материально-техническое обеспечение не требуется

9. ##Definition not found: 'static\_section\_edu\_stud'##

В процессе усвоения основ организации устройств цифровой обработки информации при использовании микропрограммного управления, а также методов разработки и отладки микрокодов следует руководствоваться материалами лекций, основной и дополнительной литературы. Следует обратить внимание на типизацию данных на уровне аппаратуры и соответствующее использование признаков результата [Доп. лит.3]. При подготовке к практическим занятиям, в ходе которых раскрываются принципы построения и организации микропроцессорных систем с микропрограммным управлением, блока микропрограммного управления и операционного блока процессора с использованием МПК 1804, рекомендуется дополнительно прорабатывать материалы [Доп. лит.4], а также использовать программный эмулятор МТ1804.

В процессе получения практических навыков разработки и отладки микропрограмм и усвоения принципов построения и организации процессора с микропрограммным управлением, его блока микропрограммного управления и операционного блока с использованием МПК 1804 на основе схемотехнических решений аппаратной модели микропроцессора тренажера МТ1804 следует использовать материалы основной и дополнительной литературы и программный эмулятор МТ1804. Типизация данных на уровне аппаратуры и соответствующее использование признаков результата описаны в [Доп. лит.4], а описание лабораторных работ с указанием их целей, порядка выполнения и описанием вариантов приведено в [Доп. лит.1].

ТЕМЫ ЛАБОРАТОРНЫХ ЗАНЯТИЙ

1. Ресурсы МТ 1804 как модели процессора с разрядно-модульной организацией.

2. Блок микропрограммного управления 1804.

3. Операционный блок 1804.

4. Микропрограммирование операторов языков высокого уровня.

Рабочая программа дисциплины составлена в соответствии с ОС НИЯУ МИФИ (ФГОС) и учебным планом основной образовательной программы (программ).

Автор(ы):

|  |  |  |
| --- | --- | --- |
|  | Хапалов Виктор Игоревич |  |
|  | Русаков Виктор Анатольевич, к.т.н., доцент |  |
|  | Крамин Алексей Геннадьевич |  |